

## SiC MOSFET 栅极驱动电路研究综述\*

周泽坤, 曹建文, 张志坚, 张波  
(电子科技大学功率集成技术实验室, 成都 610054)

**摘要:** 凭借碳化硅 (SiC) 材料的宽禁带、高击穿电场、高电子饱和速率和高导热性等优点, SiC MOSFET 广泛应用在高压、高频等大功率场合。传统基于硅 (Si) MOSFET 的驱动电路无法完全发挥 SiC MOSFET 的优异性能, 针对 SiC MOSFET 的应用有必要采用合适的栅驱动设计技术。目前, 已经有很多学者在该领域中有一定的研究基础, 为 SiC MOSFET 驱动电路的设计提供了参考。对现有基于 SiC MOSFET 的 PCB 板级设计技术进行了详细说明, 并从开关速度、电磁干扰噪声以及能量损耗等方面对其进行了总结和分析, 给出了针对 SiC MOSFET 驱动电路的设计考虑和建议。

**关键词:** 电磁干扰噪声; 能量损耗; 栅驱动; SiC MOSFET

中图分类号: TN433 文献标志码: A 文章编号: 1681-1070 (2022) 02-020101

**DOI:** 10.16257/j.cnki.1681-1070.2022.0201

中文引用格式: 周泽坤, 曹建文, 张志坚, 等. SiC MOSFET 栅极驱动电路研究综述[J]. 电子与封装, 2022, 22(2): 020101.

英文引用格式: ZHOU Zekun, CAO Jianwen, ZHANG Zhijian, et al. Review of SiC MOSFET gate drivers [J]. Electronics & Packaging, 2022, 22(2): 020101.

### Review of SiC MOSFET Gate Drivers

ZHOU Zekun, CAO Jianwen, ZHANG Zhijian, ZHANG Bo

(Power Integrated Technology Laboratory, University of Electronic Science and Technology of China, Chengdu 610054, China)

**Abstract:** Since Silicon carbide (SiC) material has the advantages of wide band gap, high breakdown electric field, high electron saturation rate and high thermal conductivity, SiC MOSFET is widely used in high-power occasions such as high voltage and high frequency. However, the conventional gate drivers for silicon (Si) MOSFET cannot completely exhibit the excellent performance of SiC MOSFET. Therefore, it is very necessary to use appropriate gate driver design techniques for SiC MOSFET. Currently, many scholars have proposed some research results in this field, which provide the reference for designs of SiC MOSFET driving circuit. Current gate driver design techniques are reviewed. Furthermore, these design techniques are summarized and analyzed from switching speed, electro-magnetic interference noise, and energy loss. The design considerations and suggestions of SiC MOSFET gate drivers are given.

**Keywords:** electro-magnetic interference noise; energy loss; gate driver; SiC MOSFET

\* 基金项目: 国家自然科学基金 (62074028)

收稿日期: 2021-09-26

E-mail: 周泽坤 [zkzhou@uestc.edu.cn](mailto:zkzhou@uestc.edu.cn)

## 1 引言

随着 5G、智能汽车、电力电子的高速发展,高压、高频的应用越来越广泛,大功率、高效能、高速度的性能需求也日益急切。作为高压和大功率电子产品及电力电子应用中的基础部件,高压功率器件对产品的性能有着显著影响<sup>[1]</sup>。以碳化硅 (SiC) 和氮化镓 (GaN) 为代表的第三代宽禁带半导体材料,凭借着自身寄生效应小、导通电阻低、功率密度高以及耐高压能力好等特点,逐渐成为高性能功率器件的良好制造材料<sup>[2]</sup>。SiC MOSFET 的正常工作电压能达到 1200 V 以上,广泛应用在高压、高速和大功率领域。

SiC MOSFET 有很多优点,例如导通电阻小、导热性好、电子迁移率高,使得采用 SiC MOSFET 的电子产品在体积、散热、能量损耗等方面具有很大优势<sup>[1,2]</sup>。因此, SiC MOSFET 可极大地提升高压电子产品的性能。相较于 Si MOSFET, SiC MOSFET 的寄生电容较小、击穿电场较大,能够实现更快的开关速度和更高的开关频率。因此, SiC MOSFET 常应用于高压高速开关应用中,有助于电子电力系统能效的提升。但是,高速的开关瞬态会带来很大的  $dv/dt$  和  $di/dt$ , 与之相伴的将是高电磁干扰 (Electro-Magnetic Interference, EMI) 噪声,这对电子系统非常不利<sup>[3]</sup>;大的  $dv/dt$  也会在 SiC MOSFET 的栅极引入串扰,影响功率器件的工作稳定性<sup>[4]</sup>。由于 SiC MOSFET 的寄生电容较小,对于功率回路中的寄生电感更加敏感,在开关瞬态容易产生振荡,影响器件的开关性能<sup>[5]</sup>。这些高速高压大功率应用中的问题都成为研究者关注的热点。

为了应对高速高压应用中的问题,作为 SiC MOSFET 的控制器,驱动电路的设计与研究主要致力于优化 SiC MOSFET 的开关性能<sup>[6-14]</sup>、减小开关过程中的串扰和振荡<sup>[15-16]</sup>、提升 SiC MOSFET 的开关速度<sup>[17-22]</sup>、降低 EMI 噪声<sup>[23-25]</sup>以及短路保护<sup>[26-28]</sup>等。

本文介绍了 SiC MOSFET 的部分基础知识,对 SiC MOSFET 的 PCB 板级栅驱动器技术进行了总结、分类和分析,讨论了 SiC MOSFET 驱动设计技术的实现,并给出了 SiC MOSFET 栅极驱动器设计的考虑。

## 2 SiC MOSFET 栅极驱动器的研究现状与分析

SiC MOSFET 在高压大功率的应用中常常以半桥

结构和模组形式出现,为了发挥 SiC MOSFET 的高耐压性能, SiC MOSFET 的驱动研究大多以母线电压为 1200 V 的应用为背景,而现有的 BCD 集成电路工艺中能产业化使用的集成高压耐压器件的耐压仅为 700 V 左右,因此目前几乎没有针对高压半桥所需的双通道 SiC MOSFET 驱动芯片设计的深入研究,大多数研究仍围绕单个 SiC MOSFET 的驱动展开。

SiC MOSFET 以模组形式出现时,常常是为了实现更高的耐压能力,通过串联多个 SiC MOSFET 以实现更高的耐压。2 个串联 SiC MOSFET 的结构如图 1 所示,通过 2 个驱动芯片分别对功率管进行驱动控制。由于串联功率管的寄生电容之间的差异以及驱动器关断时间的匹配等问题,在关断过程中容易出现 2 个功率管的漏源电压 ( $V_{ds}$ ) 不平衡的问题<sup>[29]</sup>。文献[30-31]针对 2 个 SiC MOSFET 串联形成模组的电压平衡问题进行了有源栅驱动架构的设计,针对模组关断过程中存在的漏源电压不平衡从而损害 MOSFET 的问题进行了特定设计。文献[30]采用动态电压分享的方式来实现电压平衡控制,合理地动态降低更高侧管的关断速度,从而实现电压的平衡控制,文献[31]采用反馈控制的方式来调节 2 个串联管中低侧 MOSFET 的栅极电压,控制漏源电压变化速率,从而实现 2 个 SiC MOSFET 漏源电压的动态平衡。

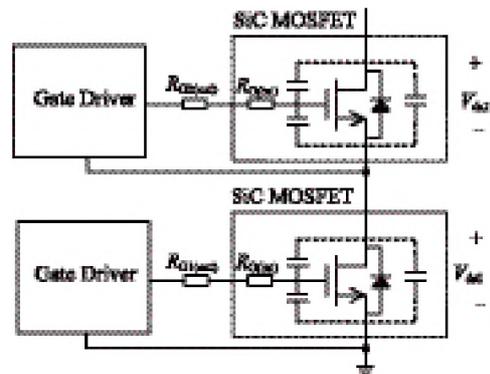


图 1 串联 SiC MOSFET 电路结构

由于半桥应用下的 SiC MOSFET 和模组形式的 SiC MOSFET 均需要单个 SiC MOSFET 的驱动芯片,所以目前 SiC MOSFET 驱动方面的学术研究大多为单个 SiC MOSFET 驱动技术的研究。因此本文主要对单个 SiC MOSFET 栅极驱动器进行介绍和讨论,并结合半桥应用环境进行论述。

### 2.1 SiC MOSFET 驱动电路的基本要求及原理

在高压大功率应用中,硅基材料所需耐压越高,外延层掺杂浓度越小、漂移区长度越长,导致其单位面积导通电阻越大。几种半导体材料的性能对比如表

1 所示, 与传统的 Si MOSFET 相比, SiC MOSFET 作为宽禁带半导体器件, 由于禁带宽度是硅基的 3 倍左右, 具有更高的绝缘击穿电场, 所以相对于硅基的高压功率管而言, 在实现相同耐压的情况下, SiC

MOSFET 的导通电阻更小; 因此在实现相同耐压、相同导通电阻的情况下, SiC MOSFET 的尺寸远小于 Si MOSFET, 从而使栅极等效寄生电容以及结电容变小。因此 SiC MOSFET 适用于高压高频应用。

表 1 几种半导体材料的性能对比

性能	Si	GaAs	SiC	GaN	金刚石
禁带宽度 /eV	1.12	1.42	3.26	3.44	5.45
电场饱和速度 ( $10^7 \text{ cm} \cdot \text{s}^{-1}$ )	1.0	1.2	2.0	2.5	2.7
电子迁移率 ( $10^3 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ )	1.35	8.50	1.90	2.00	3.80
导热率 ( $\text{W} \cdot \text{cm}^{-1} \cdot \text{K}^{-1}$ )	1.50	0.46	4.90	1.30	22.00
击穿电场 ( $\text{MV} \cdot \text{cm}^{-1}$ )	0.3	0.4	2.0	3.8	10.0

由于 SiC MOSFET 在栅源电压  $V_{gs}$  为 0 V 时对应的栅极电荷  $Q_G$  不为 0, 然而完全关断 SiC MOSFET 则需要抽离它的栅极电荷  $Q_G$ , 因此采用一般的 0 V 关断模式无法完全关断功率管。对于 SiC MOSFET 而言需要采用负压来关断功率管, 保证它能从开启状态完全转换到关断状态。

SiC MOSFET 和 Si CoolMOS 的转移函数曲线如图 2 所示, SiC MOSFET 的跨导明显小于 Si CoolMOS<sup>[32]</sup>, 因此在实现相同沟道电流的情况下, SiC MOSFET 所需的  $V_{gs}$  更大, 这也说明 SiC MOSFET 的密勒平台电压更高, 通常在 8~10 V。因此, 对于 SiC MOSFET 而言, 传统 Si MOSFET 的 5 V 开态驱动电压远远不够。现在市面上的 SiC MOSFET 正向耐受电压通常在 25 V 左右, 而越高的开态  $V_{gs}$  将实现越小的导通电阻  $R_{ON}$ , 从而减小导通损耗。因此 SiC MOSFET 的开态  $V_{DD}$  通常推荐为 18~20 V。

SiC MOSFET 的开关瞬态和一般硅基功率管的开关瞬态类似, 除了  $V_{DD}$  为 18~20 V、关断电压  $V_{EE}$  为负压以外, 密勒平台也有些不同, 在密勒平台期间  $V_{gs}$  仍然以一定斜率上升, 并不是完全呈现为栅源电压不变

化。单个 SiC MOSFET 的驱动结构及开关瞬态波形如图 3 所示, SiC 功率管的开关瞬态可以简化为对电容的充电、放电过程。在开启过程中, 通过对栅极寄生电容充电, 在充电的过程中  $V_{gs}$  逐渐增大; 当  $V_{gs}$  达到密勒平台电压  $V_{miller}$  后,  $V_{gs}$  几乎维持不变, 功率管的  $V_{ds}$  开始降低; 当  $V_{ds}$  的下降阶段结束后,  $V_{gs}$  将继续充电, 直至  $V_{gs}$  充电至  $V_{DD}$ , 将功率管完全开启。在关断过程中, 通过对栅极寄生电容放电, 在放电过程中  $V_{gs}$  逐渐减小; 当  $V_{gs}$  接近  $V_{miller}$  后,  $V_{gs}$  几乎维持不变, 功率管的  $V_{ds}$  开始增大; 当  $V_{ds}$  的上升阶段结束后,  $V_{gs}$  将继续放电, 直至  $V_{gs}$  放电至  $V_{EE}$ , 将功率管完全关断。

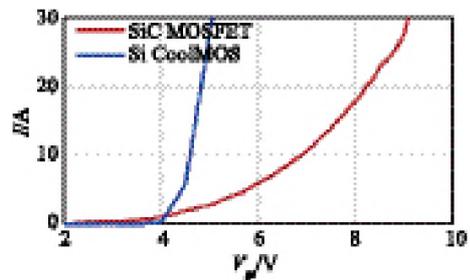


图 2 SiC MOSFET 和 Si CoolMOS 的转移特性曲线<sup>[32]</sup>

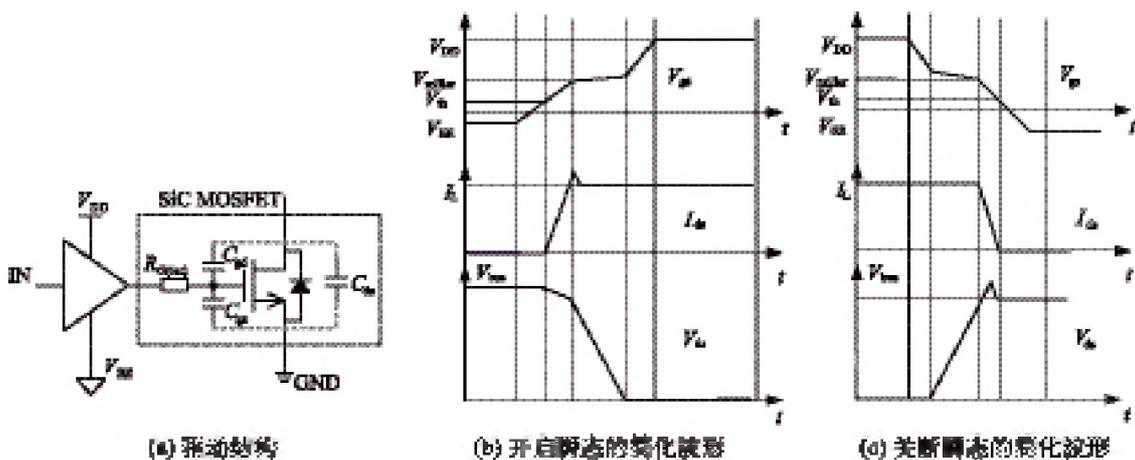


图 3 单个 SiC MOSFET 的驱动结构及开关瞬态波形

业界通常采用双脉冲测试电路对 SiC MOSFET 开关瞬态进行测试,来考量 SiC MOSFET 在实际电路应用中的性能和表现。为了体现实际应用中的开关性能,母线电压  $V_{bus}$  常常为 800~1200 V,如果不采用 DC-DC 控制架构稳定电感每周期的充放电过程,电感  $L$  的电流将易烧毁功率管和测试板。双脉冲测试电路的工作原理简单,避免了测试板复杂的搭建过程,降低了高压大功率损坏测试板的风险,只对需要测试的 SiC MOSFET 进行 2 次开关动作,模拟实际应用中的负载电流,双脉冲测试电路如图 4 所示。通过合理设置第一个脉冲的宽度来设置电感  $L$  中的电流  $I_{load}$ ,再采用第二个窄脉冲来抓取 SiC MOSFET 的开启和关断的瞬态波形,从而对驱动芯片实现的效果进行测试和分析。

$$t_{pulse1} = \frac{I_{load} \cdot L}{V_{bus}} \quad (1)$$

其中  $I_{load}$  为所需要模拟的负载电流,  $t_{pulse1}$  为第一个脉冲的宽度。因此根据需要合理选择电感和第一个脉冲宽度,即可模拟实际应用的开关瞬态。

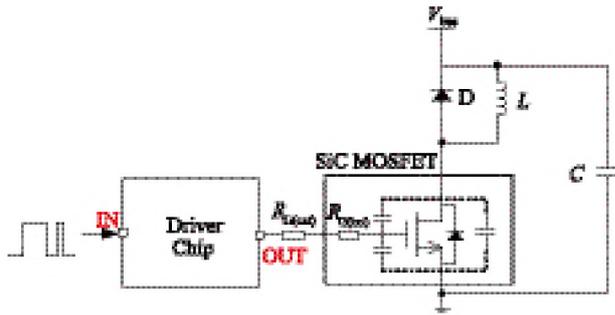


图 4 SiC MOSFET 的双脉冲测试电路

## 2.2 SiC MOSFET 驱动电路的分类与总结

SiC MOSFET 驱动技术分类如图 5 所示,大致分为 3 类:电压源型驱动、电流源型驱动以及相关的保护电路和可靠性提升电路。每种类型的驱动结构都包含有不同的设计方案,每种方案的产生都是为了解决对应的问题以提升 SiC MOSFET 的开关性能。

### 2.2.1 电压源型驱动

电压源型的驱动技术较为常见,简单的电压源型驱动结构如图 6 所示,通过开关控制 SiC MOSFET 栅极电容的充放电方向,在 S1 闭合、S2 断开的阶段,通过  $V_{DD}$ 、栅极电阻和栅极寄生电容形成暂态响应,栅源电压逐渐充电至  $V_{DD}$ ,实现开启过程;在 S2 闭合、S1 断开的阶段,通过  $V_{BE}$ 、栅极电阻和栅极寄生电容形成暂态响应,栅源电压逐渐放电至  $V_{BE}$ ,实现关断过程。

如果单从电路拓扑图和栅极回路的简化等效电路来看,开关瞬态类似于一个一阶 RC 暂态响应,但是实际上 SiC MOSFET 的寄生参数中不仅包含寄生电阻还包含寄生电感,在栅极、源极和漏极均存在寄生电感  $L_G$ 、 $L_S$ 、 $L_D$ ,这些寄生电感的存在将使开关瞬态等效为二阶暂态响应。文献[25]针对双脉冲测试电路中开关瞬态下的寄生效应进行了等效,将开启和关断过程中的阻抗进行了等效和分析,功率回路等效电路如图 7 所示,对于开关瞬态的  $V_{gs}$  和漏端电流  $I_d$  而言,最终的等效电路为 RLC 串联电路。

开启瞬态 RLC 的等效电阻  $R_{eq(on)}$  为:

$$R_{eq(on)} = R_{ds(on)} + \frac{R_{G(total)} \cdot (\omega_{on} L_d)^2}{R_{G(total)}^2 + \left( \omega_{on} L_G + \omega_{on} L_S - \frac{1}{\omega_{on} C_{iss}} \right)^2} \quad (2)$$

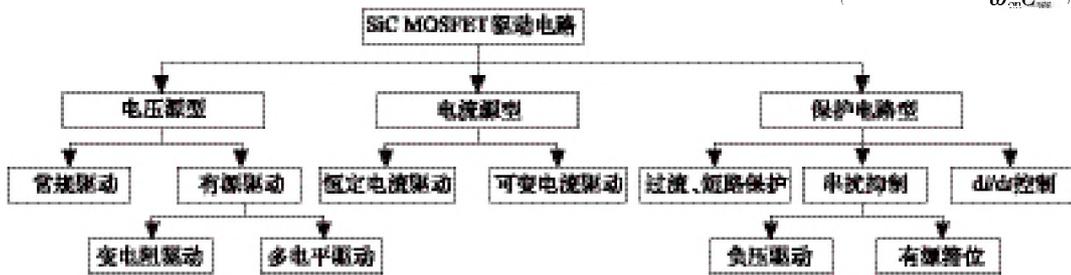


图 5 SiC MOSFET 驱动技术的分类

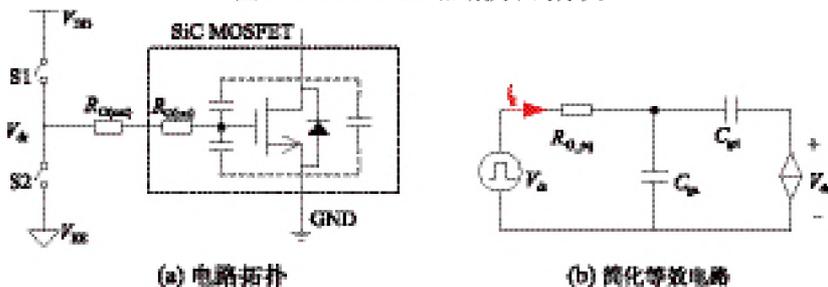


图 6 电压源型驱动结构

$$\omega_{on} \approx \frac{1}{\sqrt{(L_{loop}+L_D+L_S)C_i}} \quad (3)$$

$$\zeta = \frac{R_{eq(on)}}{2} \sqrt{\frac{C_i}{L_{loop}+L_D}} \quad (4)$$

其中  $R_{ds(on)}$  为导通时的漏源电阻,  $R_{G(total)}$  为栅极的电阻之和,  $C_{iss}$  是 SiC MOSFET 的  $C_{gs}$  和  $C_{gd}$  之和,  $\omega_{on}$  是开启瞬态 RLC 的谐振频率,  $\zeta$  是阻尼系数,  $L_{loop}$  是功率回路中的等效电感。

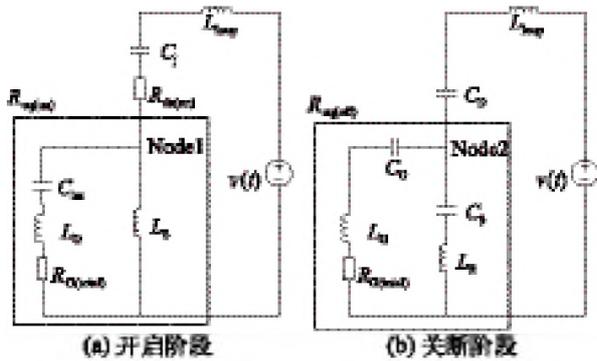


图 7 双脉冲测试电路的等效电路

关断瞬态 RLC 的等效电阻  $R_{eq(off)}$  为:

$$R_{eq(off)} = R_{G(total)} \frac{\left(\omega_{off} L_D - \frac{1}{\omega_{off} C_S}\right)^2}{R_{G(total)}^2 + \left(\omega_{off} L_G + \omega_{off} L_S - \frac{1}{\omega_{off} C_G} - \frac{1}{\omega_{off} C_S}\right)^2} \quad (5)$$

$$\omega_{off} \approx \frac{1}{\sqrt{(L_{loop}+L_D+L_S)(C_{gd}+C_{gs})}} \quad (6)$$

其中  $\omega_{off}$  是关断瞬态 RLC 的谐振频率。

针对  $V_{ds}$  和  $I_d$  的振铃问题, 文献[25]提出了并联一个 RC 缓冲器的设计思路, 在电感  $L$  回路的左端和地之间并联一个 RC 串联支路, 其等效电路如图 8 所示, 整个系统成为 3 阶瞬态响应, 选择合适的  $R_{snb}$  和  $C_{snb}$ , 三阶系统从阻尼状态变为临界阻尼状态或过阻尼状态, 使其特征方程有多个实根, 从而抑制开关瞬态中  $V_{ds}$  和  $I_d$  的振铃。但这种方法参数选取的计算复杂, 不同应用环境下对于 RC 缓冲器的参数选择不同, 对于应用变化或者器件更换的适用性不强。

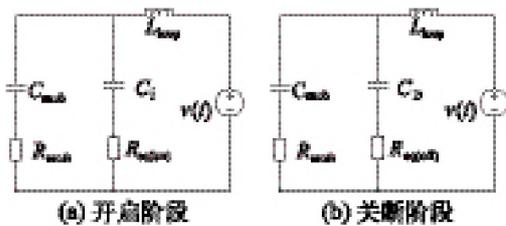


图 8 增加 RC 缓冲器后双脉冲测试电路的等效电路<sup>[25]</sup>

为了能够应对应用场景变化、器件类型更换等导致的功率回路和栅极回路的电容、电感参数的变化,

有源驱动逐渐被提出。有源驱动主要是通过有针对性地调整开关瞬态中某一阶段的驱动速度, 降低这一阶段功率管栅极寄生电容充放电的速度, 避免  $di/dt$  或  $dv/dt$  过大; 在其他阶段增大驱动速度, 进而不明显增加开关延时。与传统的驱动速度相比, 有源栅驱动的主动干预性更强、灵活性更好。

有源驱动可以按照控制方式大致分为数字分段控制和模拟闭环控制两类。模拟闭环控制方式是指实时获取 SiC MOSFET 的电压、电流信息, 基于反馈信息在模拟电路负反馈环的作用下形成闭环控制, 功率管的电压电流信息可以实时调节驱动能力, 实现自适应调节。由于 SiC MOSFET 的开关速度很快, 在数十纳秒级别, 采用模拟闭环的方式对于环路带宽的要求很高, 要求环路带宽在几十兆赫兹及以上, 对于电压型控制环路而言比较难实现, 因此现在对于电压型模拟电路闭环控制架构的研究比较少。数字分段控制包含多电阻分段控制和多电平分段控制两大类, 都是基于检测电路得到的反馈信息对开关瞬态进行分段处理, 不同阶段采用不同驱动能力来驱动功率管, 分段控制的有源驱动拓扑结构如图 9 所示。

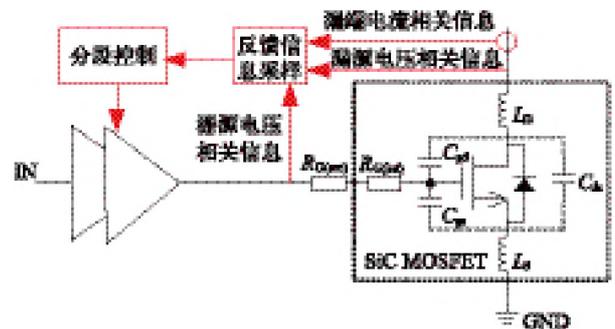


图 9 分段控制的有源驱动拓扑结构

文献[6]提出的一种变电阻的有源驱动电路见图 10(a), 其采用传统的电压型驱动架构, 动态调控栅极充电电流, 减小了电压过冲和电流过冲。控制时序和关键波形见图 10(b), 就开启阶段而言, 在  $V_{gs}$  达到比较点电压后, 此时还没到达密勒平台, 通过增大栅极电阻来减小开启阶段的  $di/dt$  和  $dv/dt$ ; 当  $V_{gs}$  超过密勒平台后, 再转换为较小的栅极电阻, 从而加快完全开启的过程; 就关断阶段而言, 当  $V_{gs}$  降低至密勒平台后, 通过增大栅极电阻来减小关断阶段的  $di/dt$ , 当  $V_{gs}$  小于阈值电压后再采用较小的栅极电阻, 加快关断瞬态的进程。合理设置好窗口比较器的阈值, 能够有效减小  $di/dt$  和  $dv/dt$ , 控制 EMI 以及电压和电流过冲。

这类有源驱动方式结合了栅极电压的反馈信息, 动态控制栅极电阻, 主动调节不同阶段的栅极电流, 改

变栅极寄生电容的充电速度, 实现  $di/dt$  和  $dv/dt$  的降低。文献[24]采用了另一种降低  $di/dt$  的方法, 在漏极电流上升和下降的阶段通过电压注入的方式, 降低漏极电流  $I_d$  的变化速度, 从而实现对  $di/dt$  的主动调节。

电压型有源栅驱动的架构除了通过调节栅极电阻或者注入电压的方式之外, 还有采用多驱动电平的方式。文献[7]通过 20 V 和 5 V 双电源的方式实现了板级上的多电平有源驱动, 在不同阶段对功率管栅极和源极施加不同电压, 实现 4 种栅源驱动电压的组合, 从而调节各个阶段的栅极电容充电速度。文献[7]采用了 3 个高速比较器用于检测功率管的漏极电流  $I_d$  和

漏源电压  $V_{ds}$ , 并且利用限幅电路来保证比较器的输入信号在一个安全范围内。它的控制器是一个复杂的数字可编程单元, 结合反馈信息最终控制 4 个开关的开启和关断时序, 实现预期想要的分段控制效果, 多驱动电平的有源驱动电路如图 11(a) 所示, 控制时序和关键波形如图 11(b) 所示。这种多电平控制方案一般只适用于 PCB 板级驱动电路, 因为 S3、S4 的 5 V 供电电压需要具备承受较大电流灌的能力, 一般只能在板级设计里利用变压器实现, 而常规的片内 5 V 电源轨不具备承受被灌大电流的能力。因此这种架构比较难实现片内全集成, 难以朝着小型化方向改进, 占用空间较大。

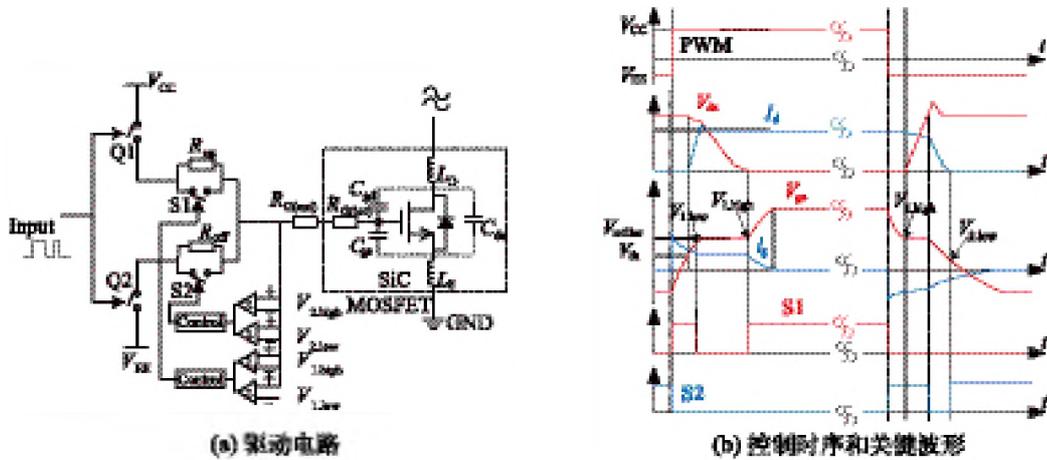


图 10 变电阻的有源驱动电路<sup>[6]</sup>

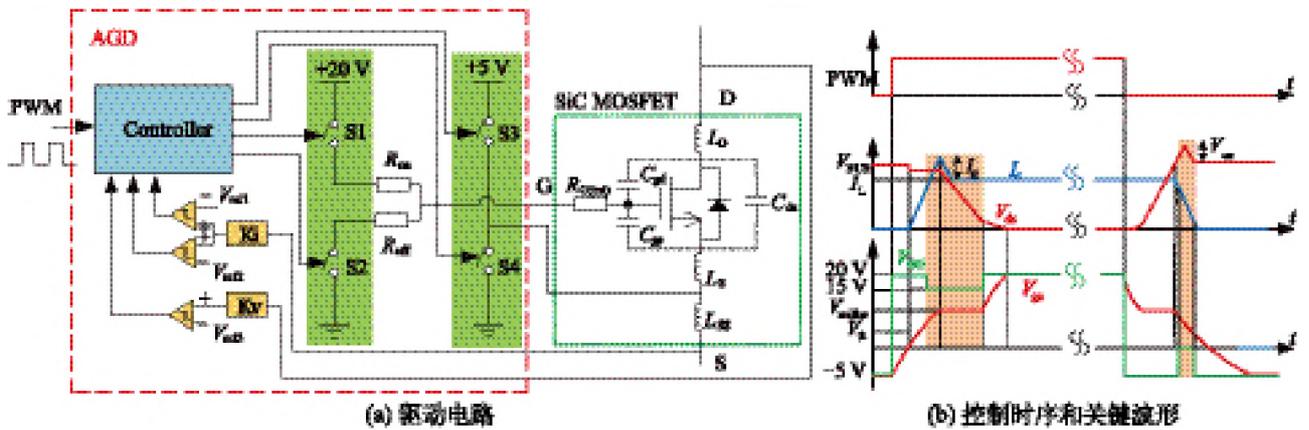


图 11 多驱动电平的有源驱动电路<sup>[7]</sup>

文献[10]则采用多级驱动器串联的方式, 第一级驱动器的输出作为第二级驱动器的地电位, 第二级驱动器的输出作为第三级驱动器的地, 最后在 3 级驱动器的供电电压之间形成多种组合, 在 3 个驱动器的输入信号时序的叠加下, 能够实现多电平驱动功能。这种结构现在也只在板级设计中实现, 因耗用驱动芯片和面积较大, 需要多个电源。文献[12]则提出了利用可调的 LDO 来辅助驱动, 在常规的驱动架构下, 增加可调的 LDO, 为开关瞬态中  $di/dt$  及电压过冲的阶段内

提供第 3 个驱动电平  $V_{in}$ , 从而实现 3 电平驱动。和常规驱动不同的是采用了 2 个开关控制信号控制 2 组驱动级, 使驱动电压在 3 个电压之间进行选择。文献[12]还对第 3 个电平  $V_{in}$  的取值以及负载电流对  $dv/dt$  和能量损耗的影响进行了计算和分析, 最后指出, 负载电流越小,  $dv/dt$  越小;  $V_{in}$  越大,  $dv/dt$  也越小。

2.2.2 电流源型驱动

电流源栅极驱动器不需要使用额外的栅极电阻, 这不仅大大简化了 SiC MOSFET 的栅极回路, 还带来

了 2 个优势。首先,可以尽可能减少开关的能量损失,其次,可以加速开关操作,使其更适合高频应用<sup>[18-20]</sup>。电流源栅极驱动器的 2 种基本结构如图 12 所示。图 12 (a)中使用脉冲驱动电流,电流值在开关操作期间是恒定的<sup>[15,17]</sup>。在图 12(b)中,SiC MOSFET 的导通和关断由电感  $L$  上提供的  $i_g$  控制,驱动电流是可变的,也称为谐振栅极驱动器<sup>[18-20]</sup>。可变驱动电路由 S1、S2、D1、D2 组成,当 S1 开启且 S2 关闭时, $i_g$  可以为  $C_{gs}$  充电。上述过程中,当  $V_{gs}$  低于  $V_{cc}$  时, $i_g$  增加;当  $V_{gs}$  高于  $V_{cc}$  时, $i_g$  开始下降。然后 SiC MOSFET 导通。SiC MOSFET 的关断与上述类似。

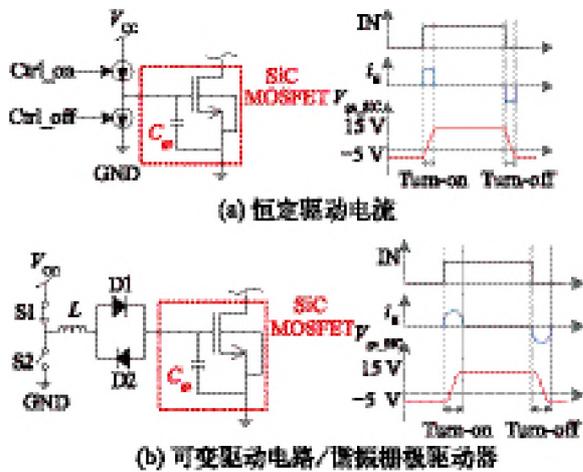


图 12 电流源栅极驱动器的 2 种结构及电流时序和关键波形  
虽然电流源栅极驱动器在低能耗和高频应用方面具有很大的优势,但也存在许多缺点:

(1) SiC MOSFET 的栅极电压不受控制

在电流源栅极驱动器中,SiC MOSFET 的寄生电容被电流源充电,无法控制栅极电压值,导致栅极电压

可能会损坏 SiC MOSFET。为了解决这个问题,文献 [15,18-20] 利用钳位电路使 SiC MOSFET 的栅极电压在一个合理的范围内。然而 SiC MOSFET 需要较大的驱动电流,因此钳位电路的电流容量需要很充足,这将增加整个驱动电路的体积。

(2) 过冲电压和 EMI 噪声大

文献[15,17-20]中电流源栅极驱动器的驱动电流不是分段的,由于 SiC MOSFET 的寄生电容小,这会产生大的过冲电压和 EMI 噪声 ( $dv/dt$  和  $di/dt$ )。文献 [9] 添加了栅极电阻以在 EMI 噪声和能量损失之间进行折衷。

为了控制  $di/dt$  和 EMI 的大小,电流源型的驱动也可以采用分段式的驱动策略,文献[25]提出了一种将闭环控制和分段控制结合的控制方式和驱动电路,驱动架构如图 13(a)所示,其将驱动电流分为逻辑信号控制的电流  $i_{ds}$  和  $di/dt$  反馈信息控制的电流  $i_{ana}$  两部分,逻辑控制的离散电流仅与开关控制时序有关,带有  $di/dt$  反馈信息的电流对功率管的  $di/dt$  产生影响,从而形成一个闭环系统,实现负反馈调节。

文献[25]中的电流时序如图 13(b)所示,结合电流时序对开启过程和关断过程中漏极电流  $I_d$  变化阶段的栅极充电电流  $i_g$  和  $di/dt$  之间的关系进行了模型建立,对于关断阶段而言,功率管被完全关断前,离散电流  $I_n$  始终存在,当漏端电流开始变化时,与  $di/dt$  相关的电流  $i_{ana}$  才不为 0。在电流发生变化时,栅极电流对功率管的栅极寄生电容  $C_{iss}$  放电,放电导致的  $V_{gs}$  变化在跨导的作用下进一步对漏端电流产生影响:

$$i_g dt = C_{iss} dv_{gs} \quad (7)$$

$$di_{ds} = g_{fs} dv_{gs} \quad (8)$$

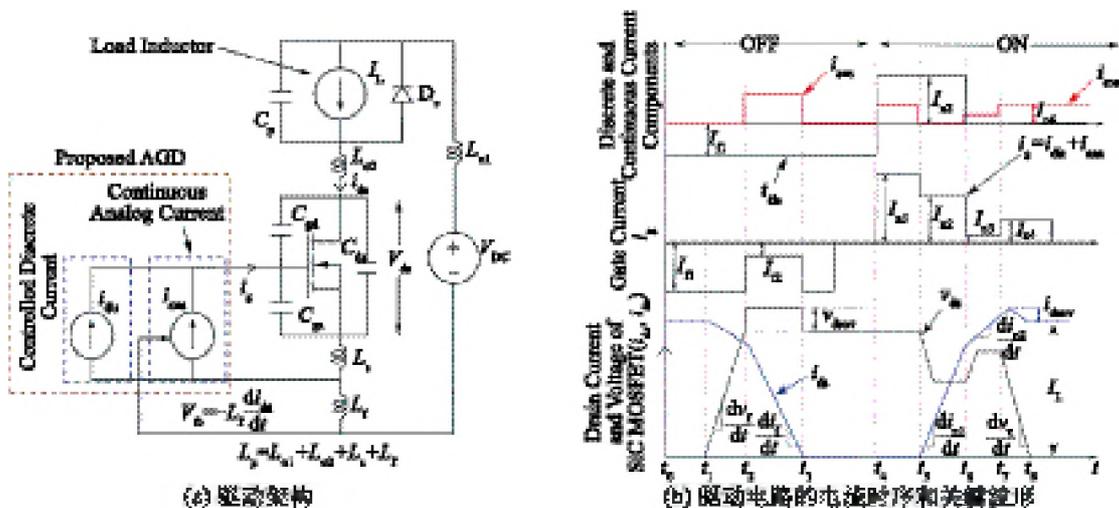


图 13 闭环控制和分段控制结合的驱动架构<sup>[25]</sup>

其中  $g_{fs}$  是 SiC MOSFET 的跨导。为了实现整体栅极电流  $i_g$  为离散控制电流  $i_{ds}$  和模拟电流  $i_{ana}$  的总和, 可以最终建立如下关系式:

$$i_g = i_{ds} + i_{ana} = -I_n - K_{pf} \frac{di_{ds}}{dt} \quad (9)$$

$$K_{pf} = \frac{C_{is}}{g_{fs}} \left( \frac{I_n}{I_2} - 1 \right) \quad (10)$$

其中  $I_n$  和  $I_2$  的大小取决于设计中想要控制的  $dv/dt$  和  $di/dt$  的大小, 由此将栅极电流和  $di/dt$  建立了合适的模型, 只要在电路设计上使模拟电流  $i_{ana}$  的产生和  $di/dt$  信息采样之间建立式 (10) 所示  $K_{pf}$  的比例关系, 即建立合适的闭环网络, 再通过合适的补偿网络保证环路的稳定性。文献[27]最终采用板级搭建的方式实现了合理的闭环系统, 使环路的单位增益带宽做到了 50MHz。在模型建立和架构搭建上都比较新颖, 做到了大带宽的设计。

SiC MOSFET 的开关瞬态  $di/dt$  和  $dv/dt$  对 EMI 和系统稳定性存在影响, 很多设计针对  $di/dt$  和  $dv/dt$  的控制以及相关振铃、串扰问题进行了抑制, 这必然是建立在以延长  $di/dt$  和  $dv/dt$  存在阶段的时长为代价的, 这将会降低功率管的开关瞬态速度, 加大开关瞬态时间, 限制高频高速的应用频率上限, 增大开关瞬态功耗。为了实现对  $di/dt$  和  $dv/dt$  的控制, 又能尽可能缩短开关瞬态所需的时间, 提高  $di/dt$  和  $dv/dt$  存在阶段之外的驱动能力是一个可行方法, 但是 SiC MOSFET 本身具有  $10 \Omega$  左右的栅极寄生电阻, 对于完全发挥 SiC MOSFET 的高速开关性能存在一定限制, 想在传统驱动架构的基础上实现更高的驱动能力比较困难。

文献[21-22]对 SiC MOSFET 开关性能的提升进行了驱动架构的改善和研究, 降低了开关瞬态的时间, 提高了速度。文献[21]采用电荷泵的方式, 利用电容给功率管的栅极提供电荷, 实现高于传统驱动中 20V 供电电压的驱动能力, 提高了驱动速度。文献[22]采用谐振式的结构增大驱动过程中的栅极电流, 使栅极电流突破传统驱动中的电流上限限制, 实现更快的驱动速度。文献[22]提出的提高驱动电流的谐振驱动架构如图 14 所示, 利用 S3 和 S4 两个双向开关对  $V_{gs}$  进行钳位, 保证  $V_{gs}$  处于安全的电压范围内, 避免了谐振型驱动中栅极电压易超出安全范围的问题。

虽然文献 [21-22] 没有进一步与分段控制结合起来, 也没有构建合适的分段驱动架构, 但是为进一步提升 SiC MOSFET 的驱动能力提供了可能性, 为今后实现更高速的分段控制奠定了基础。

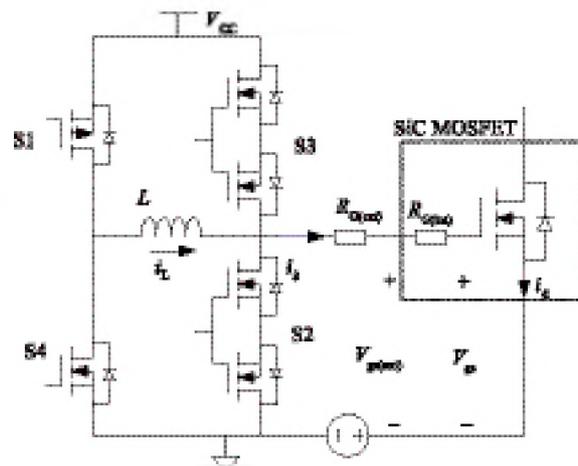


图 14 提高驱动电流的谐振驱动架构<sup>[22]</sup>

### 2.2.3 串扰抑制及保护电路

在 SiC MOSFET 的栅极驱动器中, 有一个非常关键的问题是要确保 SiC MOSFET 处于安全适当的工作状态。由于 SiC MOSFET 的高速开关操作及其对异常状态的耐受性较差, 因此提高 SiC MOSFET 的可靠性也很重要。SiC MOSFET 的可靠性主要从两个方面考虑, 一是过流保护 (Over Current Protection, OCP), 二是  $dv/dt$  噪声的抗扰度。

SiC MOSFET 的 OCP 与 Si MOSFET 非常相似。不同的是 OCP 电路的响应速度需要非常快, 这是因为过流故障情况下的 SiC MOSFET 只能保持很短的时间, 只有几微秒。在文献[4, 26-28]中, OCP 设计技术主要包括固态断路器 (Solid State Circuit Breaker, SSCB)、去饱和技术、源端寄生电感检测和电流发送器。

SiC MOSFET 常用于 800~1200V 的高压应用, 在功率管开启阶段, MOS 管的漏源电压  $V_{ds}$  会从 1200V 降到 0V, 在功率管关断阶段, MOSFET 的  $V_{ds}$  会从 0V 增加至 1200V。由于 SiC MOSFET 的栅极寄生电容较小, 开关速度较快, 在短时间内变化了 1200V 的大电压, 将产生非常大的  $dv/dt$ 。以半桥应用的 SiC MOSFET 为研究对象,  $dv/dt$  对低侧管的串扰情况如图 15 所示。图 15 a) 展示了正  $dv/dt$  对于低侧功率管的影响, 由于在低侧功率管的漏端和源端之间存在寄生电容  $C_{gd}$ , 在  $dv/dt$  的作用下将会有一股寄生电流从低侧管的漏端流向源端, 这股串扰电流最终流向驱动器的下拉支路。由于这股电流在  $V_{ee}$  和栅极之间的电阻上产生压降, 导致实际的  $V_{gs}$  比正常关态时的  $V_{gs}$  要大, 在低侧功率管的栅源电压之间引入一个正的电压串扰。当存在负  $dv/dt$  时, 对实际的  $V_{gs}$  的影响正好相反, 在低侧功率管的栅源电压之间引入一个负电压串扰。正的串扰将使  $V_{gs}$  增大, 如果串扰电压过大, 将导

致低侧管误开启,如图 15 (b) 所示,因此,需要负关断电压。负的串扰将使  $V_{gs}$  变小,如果串扰过大会使  $V_{gs}$  超过 SiC MOSFET 的负压耐压额度,增大功率管被损坏的风险,这种情况在图 15 (c) 所示的负关断电压下

更容易发生。因此,在 SiC MOSFET 的驱动设计技术中,不仅需要使用负关断电压来提高其正  $dv/dt$  抗扰度,还需要使用零关断电压来提高其负  $dv/dt$  抗扰度,这就是如图 15 (d) 所示的可变关断电压的设计技术。

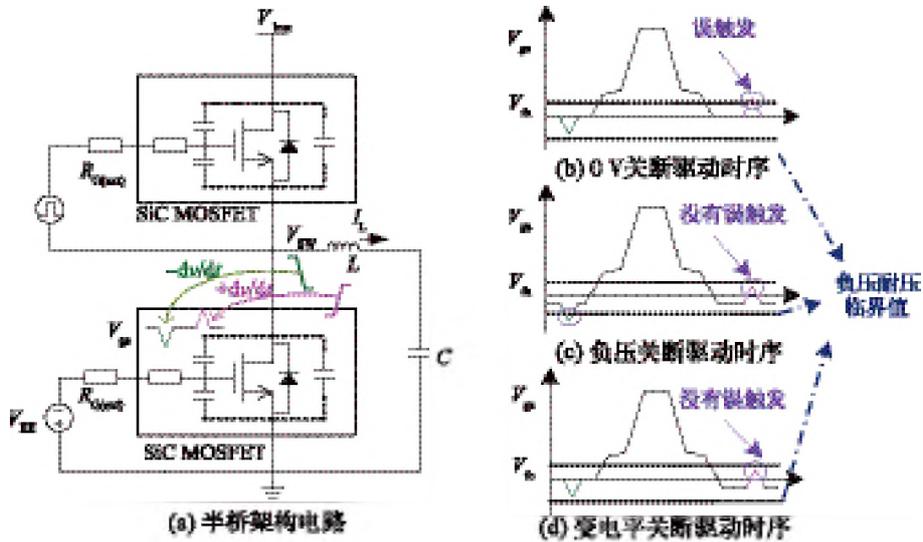


图 15  $dv/dt$  对低侧管的串扰情况

有源钳位电路架构如图 16 所示。除了采用可变关断电压的方式来抑制  $dv/dt$  串扰问题外,根据串扰的产生机理,采用大的功率管并联在 SiC MOSFET 的栅源之间,为串扰电流提供低阻通路,从而可以大大降低串扰,见图 16 (a); 也有采用大电容并联在 SiC MOSFET 栅源之间的方式,在串扰产生时让更多的电

流流向电容,从而降低串扰的大小,见图 16 (b)。但是钳位电容的方式需要采用开关管动态开启和关闭,否则大电容的存在将会影响 SiC MOSFET 开启和关闭的速度,因此大电容和开关管的存在导致这种方式与只用钳位管提供低阻通路的方式相比几乎没有优势,都需要为钳位管或开关管提供控制电路。

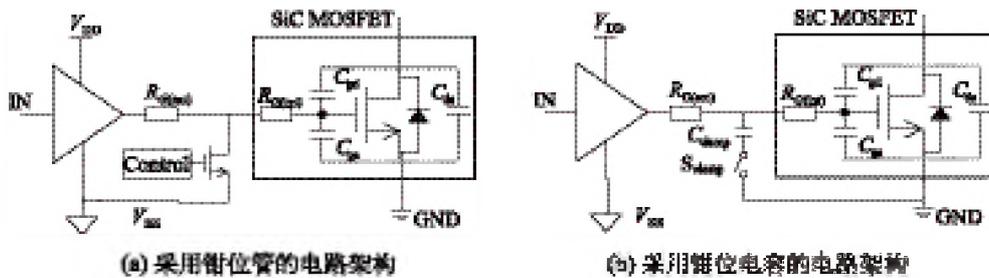


图 16 有源钳位电路架构

文献[8-9,15]提出双电平关断电压技术用于改善 SiC MOSFET 的  $\pm dv/dt$ , 采用辅助晶体管在 PCB 板上实现可变关断电压。文献[3]的有源钳位方式是采用钳位管进行钳位,设计了一个简单的辅助控制电路对钳位管进行控制,利用 SiC MOSFET 的栅极电位和驱动级的输出状态自动影响辅助电路,在 RC 的延时下使有源钳位管在合理时段开启和关闭,从而实现图 15(d) 所示的时序。文献[4]提出了有源米勒钳位技术来增强 SiC MOSFET 正  $dv/dt$  抗扰度,设计方法是 SiC MOSFET 的栅极电压直接与下拉功率晶体管相连,其

外栅极电阻不受正  $dv/dt$  噪声的影响,从而提高了  $dv/dt$  抗扰度。

### 3 SiC MOSFET 栅极驱动器设计考虑

由以上分析可知,在设计 SiC MOSFET 的栅极驱动器时,需要考虑低 EMI 噪声、高开关速度(高频)、低能量损耗和高可靠性。

对于电压源栅极驱动器,多电平驱动方式在低 EMI 噪声和快速开关速度方面具有很大优势。因此,

多级栅极驱动器是趋势。但是现在大多数驱动器还是在 PCB 板级上实现的,多电平自适应的集成电压源栅极驱动器将是今后研究的热点,既能实现驱动、 $di/dt$  和  $dv/dt$  控制、有源钳位的联动控制,又能促进小型化。

虽然电流源栅极驱动器在低 EMI 噪声方面存在一些缺点,但在高开关速度和低能量损耗方面具有不可替代的优势。这种技术对于 SiC MOSFET 的栅极驱动器来说仍然是更好的选择,它也仍然需要优化和改进。将高速度和多电平相结合,将实现速度和 EMI 的双重优化效果。

最后, SiC MOSFET 的可靠性至关重要,其设计技术也值得关注。在栅极驱动器的设计中,应考虑可变关断电压技术、有源米勒技术和快速过流保护,以保证器件和系统的可靠性。

## 4 结论

本文全面回顾了 SiC MOSFET 的基础理论以及其驱动电路的发展状况,主要从电压型驱动电路设计技术、电流型驱动电路设计技术以及提升系统工作可靠性设计技术 3 个方面进行论述,对基于 SiC MOSFET 驱动电路设计的 3 个方面进行了详细的分析、归纳及总结,分析了它们各自的优缺点。从开关速度、EMI 噪声和能量损耗方面对已有驱动设计技术进行了分析和总结。电压型栅驱动设计技术是目前应用最为广泛的驱动设计技术,被广泛使用在各类功率管中,在开关速度、EMI 噪声和芯片集成度方面具有非常大的优势。电流源栅极驱动器在开关速度和低能耗方面具有优势,但受到 EMI 噪声的限制,其应用非常有限;不过,由于其架构的优异特性,仍然有很大的研究改进空间。快速 OCP、有源米勒钳位和可变关断电压可提升 SiC MOSFET 的可靠性,这些均可以在 SiC MOSFET 的驱动电路中得到应用。值得一提的是,以上提出的设计技术均已在 PCB 板上实现并验证,其性能受限于板级寄生影响,因此, SiC MOSFET 的驱动技术仍需广泛研究。

### 参考文献:

- [1] 柏松,李士颜,杨晓磊,等. 高压大功率碳化硅电力电子器件研制进展[J]. 科技导报, 2021, 39(14): 56-62.
- [2] 陈明会,王春宁,武浩. 碳化硅电力半导体器件在现代电力系统的应用及展望[J]. 通信电源技术, 2018, 35(1): 11-13.
- [3] 段卓琳,张栋,范涛. SiC 电机驱动系统传到电磁干扰建模及预测[J]. 电工技术学报, 2020, 35(22): 4726-4738.
- [4] ZHOU H, YE C, ZHAN X, et al. Designing a SiC MOSFETs gate driver with high  $dv/dt$  immunity and rapid short circuit protection for xEV drivetrain inverter[C]// 2019 22nd International Conference on Electrical Machines and Systems (ICEMS). 2019.
- [5] LIU T, NING R, WONG T T Y, et al. Modeling and analysis of SiC MOSFET switching oscillations[J]. IEEE Journal of Emerging & Selected Topics in Power Electronics, 2017, 4(3): 747-756.
- [6] CAMACHO A P, SALA V, GHORBANI H, et al. A novel active gate driver for improving SiC MOSFET switching trajectory[J]. IEEE Transactions on Industrial Electronics, 2017, 64: 9032-9042.
- [7] YANG Y, WEN Y, GAO Y. A novel active gate driver for improving switching performance of high-power SiC MOSFET modules[J]. IEEE Transactions on Power Electronics, 2019, 34: 7775-7787.
- [8] LIU C, ZHANG Z, LIU Y, et al. Smart self-driving multilevel gate driver for fast switching and crosstalk suppression of SiC MOSFETs[J]. IEEE Journal of Emerging and selected Topics in Power Electronics, 2020, 8: 442-453.
- [9] HE Q, ZHU Y, ZHANG H, et al. A multilevel gate driver of SiC MOSFETs for mitigating coupling noise in bridge-leg converter[J]. IEEE Transactions on Electromagnetic Compatibility, 2019, 61: 1988-1996.
- [10] DYMOND H C P, LIU D, WANG J, et al. Multi-level active gate driver for SiC MOSFETs[C]// 2017 IEEE Energy Conversion Congress and Exposition, 2017: 5107-5112.
- [11] SUKHATME Y, TITUS J, NAYAK P, et al. Digitally controlled active gate driver for SiC MOSFET based induction motor drive switching at 100 kHz[C]// 2017 IEEE Transportation Electrification Conference (ITEC-India), 2017: 1-5.
- [12] ZHAO S, DEARIEN A, WU Y, et al. Adaptive multi-level active gate drivers for SiC power devices[J]. IEEE Transactions on Power Electronics, 2020, 35: 1882-1898.
- [13] YANG Y, WANG Y, WEN Y. An active gate driver for improving switching performance of SiC MOSFET[C]// 2018 7th International Symposium on Next Generation Electronics(ISNE), 2018: 1-4.
- [14] ZENG Z, LI X. Comparative study on multiple degrees of freedom of gate drivers for transient behavior regulation of SiC MOSFET[J]. IEEE Transactions on Power Electronics, 2018, 33: 8754-8763.

- [15] LIU C, LEI Q. Smart current source gate driver for fast switching and cross-talk suppression of SiC MOSFET[C]// 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), 2019: 2734-2739.
- [16] ZHANG B, XIE S, XU J, et al. A magnetic coupling based gate driver for crosstalk suppression of SiC MOSFETs[J]. IEEE Transactions on Industrial Electronics, 2017, 64: 9052-9063.
- [17] PILLI N K, CHAUHAN A K, SINGH S K, et al. An inductor-less, discontinuous current source gate driver for SiC devices[J]. IEEE Access, 2019(7): 34227-34237.
- [18] ANTHONY P, MCNEILL N, HOLLIDAY D. High-speed resonant gate driver with controlled peak gate voltage for silicon carbide MOSFETs[C]// 2012 IEEE Energy Conversion Congress and Exposition (ECCE). IEEE, 2012.
- [19] ZHANG J, WU H, ZHAO J, et al. A resonant gate driver for silicon carbide MOSFETs[J]. IEEE Access, 2018, 6: 78394-78401.
- [20] CHENNU J V P S, MAHESHWARI R, LI H. New resonant gate driver circuit for high-frequency application of silicon carbide MOSFETs[J]. IEEE Transactions on Industrial Electronics, 2017, 64: 8277-8287.
- [21] GUI H, SUN J, TOLBERT L M. Charge pump gate drive to reduce turn-on switching loss of SiC MOSFETs[J]. IEEE Transactions on Power Electronics, 2020, 35: 13136-13147.
- [22] GUI H, ZHANG Z, CHEN R, et al. Current source gate drive to reduce switching loss for SiC MOSFETs[C]// 2019 IEEE Applied Power Electronics Conference and Exposition (APEC). IEEE, 2019.
- [23] SHIMOMURA T, IKARI T, OKUBO A, et al. High speed  $dV/dt$  control technology for SiC power module for EV/HEV inverters[C]// 2017 IEEE Energy Conversion Congress and Exposition (ECCE), 2017: 5483-5486.
- [24] LI H, JIANG Y, FENG C, et al. A voltage-injected active gate driver for improving the dynamic performance of SiC MOSFET[C]// 2019 IEEE Energy Conversion Congress and Exposition (ECCE). IEEE, 2019.
- [25] MIRYALA V K, HATUA K. A low cost analog active gate driver for SiC MOSFET to enable operation in higher parasitic environment[J]. IET Power Electronics, 2020, 13: 463-474.
- [26] ROTHMUND D, BORTIS D, KOLAR J W. Highly compact isolated gate driver with ultrafast overcurrent protection for 10 kV SiC MOSFETs[J]. CPSS Transactions on Power Electronics and Applications, 2019, 3 (4): 278-291.
- [27] HUANG X, TAIN C, YOU X. Research on overcurrent detection and protection of high-power SiC MOSFET driver[C]// IECON 2018 44th Annual Conference of the IEEE Industrial Electronics Society, 2018: 1471-1476.
- [28] WANG Z, SHI X, YUE Y, et al. Design and performance evaluation of overcurrent protection schemes for silicon carbide (SiC) power MOSFETs[J]. IEEE Transactions on Industrial Electronics, 2014, 61: 5570-5581.
- [29] VECHALAPU K, BHATTACHARYA S. Performance comparison of 10 kV x2013;15 kV high voltage SiC modules and high voltage switch using series connected 1.7 kV LV SiC MOSFET devices[C]// 2016 IEEE Energy Conversion Congress and Exposition (ECCE), 2016: 1-8.
- [30] LEE I, YUE L, YAO X. Voltage balancing control with active gate driver for series connected SiC MOSFETs[C]// 2019 IEEE Energy Conversion Congress and Exposition (ECCE). IEEE, 2019: 3235-3239.
- [31] KIM J, YOON D, CHO Y. Active gate control method for voltage balancing of series-connected SiC MOSFETs[C]// 2019 IEEE 4th International Future Energy Electronics Conference, 2019: 1-5.
- [32] GUI H, ZHANG Z, REN R, et al. SiC MOSFET versus Si super junction MOSFET-switching loss comparison in different switching cell configurations[C]// 2018 IEEE Energy Conversion Congress and Exposition (ECCE), 2018: 6146-6151.



#### 作者简介:

周泽坤 (1984—), 男, 江苏盐城人, 博士, 教授, 从事高性能功率集成电路与系统研究, 包括电源管理集成电路、高精度低功耗模拟集成电路、高速低噪声模拟前端集成电路、高功率密度控制器、宽禁带半导体集成电路及能量收集系统等。